

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-132186

(43)公開日 平成6年(1994)5月13日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/02	D			
F 2 4 F 7/06	C	6925-3L		
H 0 1 L 21/68	A	8418-4M		

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号 特願平4-3042

(22)出願日 平成4年(1992)1月10日

(71)出願人 391000874

テル・バリアン株式会社

山梨県韭崎市藤井町北下条2381番地の1

(72)発明者 高添 敏彦

山梨県韭崎市藤井町下条2381番地の1 テ

ル・バリアン株式会社内

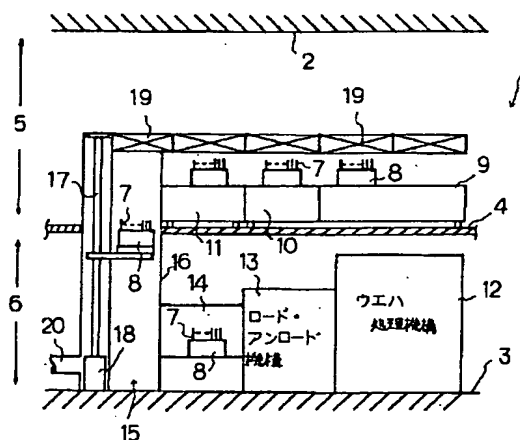
(74)代理人 弁理士 須山 佐一

(54)【発明の名称】 半導体製造装置

(57)【要約】

【目的】 従来に較べて設置スペースを削減してスペースファクターの向上を図ることができるとともに、被処理物に対する塵埃の付着を防止して歩留まりの向上を図ることのできる半導体製造装置を提供する。

【構成】 上層階5には、ウエハカセット8を複数収容可能な構成されたカセットバッファ9と、ウエハ整列機構10と、受け渡し機構11が設けられている。下層階6には、気密容器内で半導体ウエハ7に所定の処理を施すウエハ処理機構12と、このウエハ処理機構12内に半導体ウエハ7をロード・アンロードするためのロード・アンロード機構13およびこのロード・アンロード機構13にウエハカセット8を受け渡す受け渡し機構14等が設けられている。上層階5と下層階6との間には、カセット搬送機構15が設けられている。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 上部から下部に向けて清浄化気体流を形成され、少なくとも上層階と下層階の複数の階層を有するクリーンルームに配置される半導体製造装置であって、
前記上層階に配置され、前記被処理物を複数収容する被処理物収容機構と、
前記下層階に配置され、前記被処理物に所定の処理を施す処理機構と、
前記被処理物収容機構と前記処理機構との間で前記被処理物を搬送する搬送機構とを具備したことを特徴とする半導体製造装置。

【請求項2】 請求項1記載の半導体製造装置において、
前記搬送機構は、内部に上部から下部に向けて清浄化気体流を形成されたダクトと、
前記ダクト内において前記被処理物を搬送する搬送駆動装置とを具備したことを特徴とする半導体製造装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体製造装置に関する。

【0002】

【従来の技術】一般に、半導体製造工程においては、半導体ウエハ等に対する微細な回路パターンの形成に塵埃が悪影響を及ぼすため、天井から床に向けて清浄化空気の流れ（ダウフロー）が形成されたクリーンルーム内でそのほとんどの工程が実施される。したがって、例えばエッチング装置、CVD装置、スパッタ装置、イオン注入装置等の半導体製造装置は、クリーンルーム内に配置される。

【0003】ところで、半導体製造工程においては、被処理物例えば半導体ウエハは、複数例えば25枚の半導体ウエハを収容可能に構成されたいわゆるウエハカセット内に収容されて各工程間を搬送される。したがって、半導体製造装置には、半導体ウエハ等に所定の処理、例えばエッチング処理、CVD膜の成膜処理、スパッタリング処理、イオン注入処理等を施す処理機構と、複数のウエハカセットを収容するいわゆるカセットバッファ、ウエハカセット内の半導体ウエハのオリエンテーションフラットの位置を揃えて所定の向きに整列させるウエハ整列機構、ウエハカセット内の半導体ウエハを処理部にロード・アンロードするロード・アンロード機構等を備えたものが多い。

【0004】なお、通常クリーンルームは、バンチングメタル等から構成される床により、上層階と下層階とに分けられており、この上層階には各半導体製造装置等が配置され、下層階には真空ポンプ等が配置されることが多い。

【0005】

【発明が解決しようとする課題】しかしながら、近年半導体デバイスは、急速に高集積化および微細化される傾向にあり、これに伴って半導体製造工程においては、工程数の増加に伴う半導体製造装置数の増大によるクリーンルーム内の占有面積の増大、塵埃付着による歩留まりの低下等の問題が発生している。

【0006】このため、上述したような半導体製造装置においても、さらに設置スペースを削減してスペースファクターを向上させること、被処理物に対する塵埃の付着を防止して歩留まりの向上を図ること等が要求されている。

【0007】本発明は、かかる従来の事情に対処してなされたもので、従来に較べて設置スペースを削減してスペースファクターの向上を図ることができるとともに、被処理物に対する塵埃の付着を防止して歩留まりの向上を図ることのできる半導体製造装置を提供しようとするものである。

【0008】

【課題を解決するための手段】すなわち、本発明の半導体製造装置は、上部から下部に向けて清浄化気体流を形成され、少なくとも上層階と下層階の複数の階層を有するクリーンルームに配置される半導体製造装置であって、前記上層階に配置され、前記被処理物を複数収容する被処理物収容機構と、前記下層階に配置され、前記被処理物に所定の処理を施す処理機構と、前記被処理物収容機構と前記処理機構との間で前記被処理物を搬送する搬送機構とを具備したことを特徴とする。

【0009】

【作用】前述したように、一般にクリーンルームは、バンチングメタル等によって、上層階と下層階とに分割されている。そして、従来は、これらのうちよりクリーン度の高い上層階に半導体製造装置等を配置し、専ら上層階を半導体ウエハ等に処理等を施す作業場として使用し、下層階には、例えば一部の真空ポンプ、電源等が配置されているのみである。

【0010】また、例えば、半導体ウエハ等に処理等を施すエッチング装置、CVD装置、スパッタ装置、イオン注入装置等の半導体製造装置では、気密容器の内部で所定の処理を実施するため、その気密容器等の処理機構は、実質的にあまりクリーン度の高い環境に配置する必要はない。

【0011】そこで、本発明の半導体製造装置では、クリーン度の高いクリーンルームの上層階に被処理物を複数収容する被処理物収容機構等を配置し、クリーン度の低いクリーンルームの下層階にイオン注入処理等を行う処理機構を配置する。そして、これらの間に、内部に上部から下部に向けて清浄化気体流を形成されたダクトと、このダクト内においてウエハカセット等を搬送する搬送駆動装置等を具備した搬送機構によって接続する。

【0012】これにより、従来有効に利用されていなか

ったクリーンルームの下層階を有効に利用することができる。また、クリーンルームの上層階に設置される装置類を削減することにより、上層階における発塵源の減少およびメンテナンス時の作業員の立ち入り機会を減少させることができ、よりクリーンな環境を実現し、半導体ウエハ等に対する塵埃の付着を防止して歩留まりの向上を図ることができる。

【0013】

【実施例】以下、本発明を半導体ウエハにイオン注入処理を施すイオン注入装置に適用した一実施例を図面を参照して説明する。

【0014】図1は、本発明の一実施例の構成を示すもので、同図に示すように、クリーンルーム1には、清浄化空気（ダウフロー）の吹き出し口（図示せず）を備えた天井2が設けられており、この天井2と床3との間には、例えばダウフローの通過孔（図示せず）を有するパンチングメタル4が配置されている。クリーンルーム1は、このパンチングメタル4によって、上層階5と下層階6とに分割されている。

【0015】なお、クリーンルーム1内には、天井2からパンチングメタル4を通過して床3方向へ向かう如く、図示しない清浄化空気循環機構により清浄化空気のダウフローが形成されている。またこのようなクリーンルーム1において、従来は、専ら上層階5が半導体ウエハ等に処理等を施す作業場として使用されており、下層階6には、例えば一部の真空ポンプ、電源等が配置されているのみである。

【0016】本実施例では、上層階5には、半導体ウエハ7を複数（例えば25枚）収容するウエハカセット8を複数個収容可能に構成されたカセットバッファ9と、このカセットバッファ9から受け渡されたウエハカセット8内の半導体ウエハ7のオリエンテーションフラットを描えて所定の向きに整列させるウエハ整列機構10と、このウエハ整列機構10と後述するカセット搬送機構15の間等でウエハカセット8の受け渡しを行う受け渡し機構11が設けられている。

【0017】なお、図2に示すように、カセットバッファ9としては、搬入用カセットバッファ9aと、搬出用カセットバッファ9bとが2列に設けられている。そして、図中矢印で示すように、処理を行う半導体ウエハ7を収容したウエハカセット8を、搬入用カセットバッファ9aから、ウエハ整列機構10および受け渡し機構11を介して、カセット搬送機構15に受け渡し、処理の終了した半導体ウエハ7を収容したウエハカセット8を、カセット搬送機構15から、受け渡し機構11を介して、搬出用カセットバッファ9bに受け渡すよう構成されている。

【0018】一方、下層階6には、図3にも示すように、気密容器内で半導体ウエハ7に所定の処理を施すウ

エハ処理機構12と、このウエハ処理機構12内に半導体ウエハ7をロード・アンロードするためのロード・アンロード機構13およびこのロード・アンロード機構13にウエハカセット8を受け渡し受け渡し機構14等が設けられている。

【0019】そして、上層階5と下層階6との間には、上述した各機構間を接続する如く、カセット搬送機構15が設けられている。すなわち、上層階5と下層階6との間に配置されたパンチングメタル4を貫通する如く、ダクト16が設けられており、このダクト16内において、ウエハカセット8を支持し、上下動させる如く、例えばボールネジ17とこのボールネジ17を回転させる駆動モータ18等からなる搬送駆動装置が設けられている。また、このダクト16の上部およびこのダクト16に隣接して設けられたカセットバッファ9、ウエハ整列機構10、受け渡し機構11の上部には、塵埃除去用のフィルタ19が設けられており、ダクト16の下部には、排気用配管20が接続されている。そして、排気用配管20から排気することにより、ウエハカセット8の搬送路となるダクト16内等に清浄化したダウフローが形成され、ウエハカセット8の搬送路が全て清浄化雰囲気となるよう構成されている。

【0020】上記構成の本実施例の半導体製造装置では、上層階5に設けられた搬入用カセットバッファ9aに、搬送ロボット等により処理を行うウエハカセット8を載置する。すると、このウエハカセット8は、まずウエハ整列機構10に搬送され、半導体ウエハ7の向きを揃えられた後、受け渡し機構11によってカセット搬送機構15に受け渡される。

【0021】この後、ウエハカセット8は、ダクト16内を通過して下層階6に搬送され、受け渡し機構14によってロード・アンロード機構13に受け渡される。しかる後、ロード・アンロード機構13によってウエハカセット8内の半導体ウエハ7が一枚ずつウエハ処理機構12の気密容器内に搬入され、所定の処理が施される。

【0022】そして、処理の終了した半導体ウエハ7を収容したウエハカセット8は、上記手順と逆の手順で上層階5の搬出用カセットバッファ9bに搬送され、ここから搬送ロボット等により、次の工程へ搬送される。

【0023】なお、上記ロード・アンロード機構は、ウエハ処理機構に含まれるように構成されてもよいし、複数のウエハを同時に処理できるように構成されてもよい。

【0024】なお、図3に示すように、本実施例ではウエハ処理機構12としてイオン注入処理機構が設けられている。このイオン注入処理機構は、イオン源31において、ガスボックス32内に収容されたガスボトルから供給された所定のガスを、イオン源用電源33から印加された電力によりイオン化する。そして、このイオンを引き出し、質量分析マグネット34および可変スリット

* 向上を図ることができる。

【図 1】本発明の一実施例の半導体製造装置の構成を示す図。

【図3】図1の半導体製造装置の下層階部分の構成を示す図。

1 クリーンルーム

3 房

5 上層階

7 半導体ウエハ

9 カセットバッファ

11 受け渡し機構

13 ロード・アンロード機構

15 カセット搬送機構

17 ボール

19 塵埃除去用

20 折入の物品

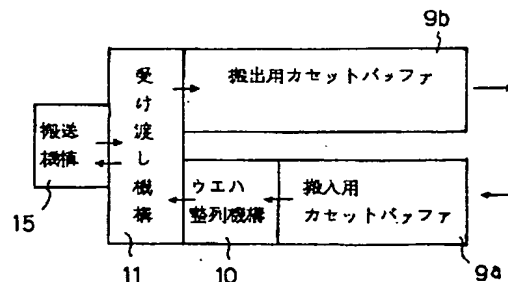
10

20

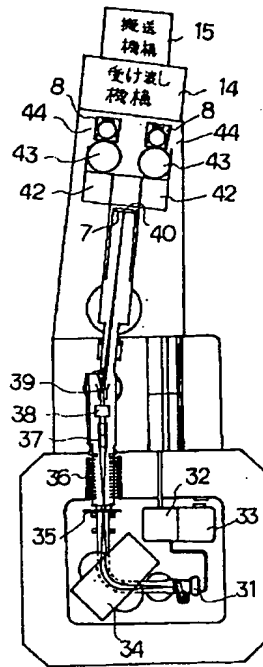
【発明の効果】以上説明したように、本発明の半導体製造装置によれば、従来に較べて設置スペースを削減してスペースファクターの向上を図ることができることも

に、被処理物に対する塵埃の付着を防止して歩留まりの＊30

【圖2】



【図3】



RECEIVED
JUN 19 2003
TC 1700

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-132186

(43)Date of publication of application : 13.05.1994

(51)Int.Cl. H01L 21/02
F24F 7/06
H01L 21/68

(21)Application number : 04-003042

(71)Applicant : TEL VARIAN LTD

(22)Date of filing : 10.01.1992

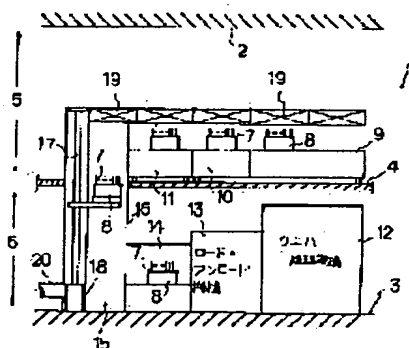
(72)Inventor : TAKAZOE TOSHIHIKO

(54) SEMICONDUCTOR MANUFACTURE DEVICE

(57)Abstract:

PURPOSE: To provide a semiconductor manufacturing device which can improve space factor by reducing installation space as compared with before and at the same time to improve yield by preventing dust/dirt from being adhered to an object to be treated.

CONSTITUTION: An upper-layer stage 5 is provided with a cassette buffer 9 where a plurality of wafer cassettes 8 can be accommodated, a wafer alignment mechanism 10, and a delivery mechanism 11. A lower-layer stage 6 includes wafer treatment mechanism 12 for performing a specific treatment to a semiconductor wafer 7 inside an airtight container, a load/unload mechanism 13 for loading/unloading the semiconductor wafer 7 into the wafer treatment mechanism 12, and a delivery mechanism 14 for delivering the wafer cassettes 8 to the load/unload mechanism 13. A cassette carrier mechanism 15 is provided between the upper-layer stage 5 and the lower-layer stage 6.



LEGAL STATUS

[Date of request for examination] 05.06.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2873761

[Date of registration] 14.01.1999

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to semiconductor fabrication machines and equipment.

[0002]

[Description of the Prior Art] Generally, in order that dust may have a bad influence on the formation of a detailed circuit pattern to a semiconductor wafer etc. in a semiconductor manufacturing process, almost all the processes are carried out in the clean room in which the flow (downflow) of defecation air was formed towards the floor from the ceiling. It follows, for example, semiconductor fabrication machines and equipment, such as an etching system, a CVD system, a sputtering system, and an ion implantation equipment, are arranged in a clean room.

[0003] By the way, a processed material, for example, a semiconductor wafer, is held in the so-called wafer cassette constituted possible [hold of plurality, for example 25 semiconductor wafers,], and it has between each process conveyed in a semiconductor manufacturing process. Therefore, semiconductor fabrication machines and equipment have many the things equipped with the wafer in-line mechanism which arranges with a semiconductor wafer etc. the position of the orientation flat of the semiconductor wafer in the so-called cassette buffer which holds the processor which performs predetermined processing, for example, etching processing, membrane-formation processing of a CVD film, sputtering processing, ion-implantation processing, etc., and two or more wafer cassettes, and a wafer cassette, and is aligned at the predetermined sense, the load unload mechanism which carries out the load unload of the semiconductor wafer in a wafer cassette to the processing

[0004] In addition, usually, it is divided into the upper story and the lower layer story by the floor where a clean room consists of punching metals etc., each semiconductor fabrication machines and equipment etc. are arranged at this upper story, and a vacuum pump etc. is arranged in many cases at a lower layer story.

[0005]

[Problem(s) to be Solved by the Invention] However, a semiconductor device is in high integration and the inclination which turns minutely quickly, and problems, such as a fall of the yield by increase of the occupancy area in the clean room by increase of the number of semiconductor fabrication machines and equipment accompanying the increase in the number of processes and dust adhesion, have generated it in a semiconductor manufacturing process in recent years in connection with this.

[0006] For this reason, also in semiconductor fabrication machines and equipment which were mentioned above, it is required that cut down an installation space further and a space factor is raised, that adhesion of the dust to a processed material should be prevented and improvement in the yield should be aimed at, etc.

[0007] this invention coped with this conventional situation, was made, and it tends to offer the semiconductor fabrication machines and equipment which can prevent adhesion of the dust to a processed material and can aim at improvement in the yield while it can cut down an installation space compared with the former and can aim at improvement in a space factor.

[0008]

[Means for Solving the Problem] Namely, the semiconductor fabrication machines and equipment of this invention have a defecation gas style formed towards the lower part from the upper part. The processed material hold mechanism in which are the semiconductor fabrication machines and equipment arranged in the clean room which has two or more hierarchies of the upper story and a lower layer story at least, it is arranged at the aforementioned upper story, and two or more aforementioned processed materials are held. It is arranged at the aforementioned lower layer story, and is characterized by providing the conveyance mechanism in which the aforementioned processed material is conveyed between the processor which performs predetermined processing to the aforementioned processed material, and the aforementioned processed material hold mechanism and the aforementioned processor.

[0009]

[Function] As mentioned above, generally the clean room is divided into the upper story and the lower layer story by the punching metal etc. And conventionally, semiconductor fabrication machines and equipment etc. are arranged on the upper story with an air cleanliness class high among these more, the upper story is chiefly used as a work place which performs processing etc. to a semiconductor wafer etc., and it is [that some vacuum pumps the power supply, etc. are only arranged at the lower layer story, and].

[0010] Moreover, for example, in order to carry out processing predetermined in the interior of an airtight container, it is not necessary to arrange processors, such as the airtight container, by the environment where an air cleanliness class is substantial not much high, with semiconductor fabrication machines and equipment, such as an etching system which performs processing etc. to a semiconductor wafer etc., a CVD system, a sputtering system, and an ion implantation equipment.

[0011] Then, in the semiconductor fabrication machines and equipment of this invention, the processed material hold mechanism in which two or more processed materials are held in the upper story of the high clean room of an air cleanliness class etc. is arranged, and the processor which performs ion-implantation processing etc. on the lower layer story of the low clean room of an air cleanliness class is arranged. And it connects with the duct which had the defecation gas style formed in the interior towards the lower part among these from the upper part according to the conveyance mechanism possessing the conveyance driving gear which conveys a wafer cassette etc. in this duct.

[0012] The lower layer story of the clean room which was not used effectively thereby conventionally can be used effectively, and improvement in a space factor can be aimed at. Moreover, by cutting down the equipments installed in the

upper story of a clean room, reduction of the source of raising dust in the upper story and the ingress opportunity of the worker at the time of a maintenance can be decreased, cleaner environment can be realized, adhesion of the dust to a semiconductor wafer etc. can be prevented, and improvement in the yield can be aimed at.

[0013]

[Example] One example which applied this invention to the ion implantation equipment which performs ion-implantation processing to a semiconductor wafer hereafter is explained with reference to a drawing.

[0014] as the composition of one example of this invention is shown and it is shown in this drawing, the ceiling 2 equipped with the diffuser (not shown) of defecation air (downflow) prepares drawing 1 in a clean room 1 -- having -- **** -- between this ceiling 2 and floor 3 -- for example, passage of a downflow -- the punching metal 4 which has a hole (not shown) is arranged. The clean room 1 is divided into the upper story 5 and the lower layer story 6 by this punching metal 4.

[0015] In addition, in the clean room 1, the downflow of defecation air is formed of the defecation air circulation mechanism which is not illustrated so that a punching metal 4 may be passed from a ceiling 2 and it may go in the floor 3 direction. Moreover, in such a clean room 1, the upper story 5 is chiefly used for the semiconductor wafer etc. as a work place which performs processing etc., and it is [that some vacuum pumps, the power supply, etc. are only arranged at the lower layer story 6, and] conventionally.

[0016] The cassette buffer 9 constituted from this example by the upper story 5 possible [hold] in the wafer cassette 8 which carries out two or more (for example, 25 sheets) hold of the semiconductor wafer 7, [two or more] The wafer in-line mechanism 10 which arranges the orientation flat of the semiconductor wafer 7 in the wafer cassette 8 delivered from this cassette buffer 9, and is aligned at the predetermined sense, The delivery mechanism 11 in which the wafer cassette 8 is delivered between this wafer in-line mechanism 10 and the cassette conveyance mechanism 15 mentioned later etc. is established.

[0017] In addition, as shown in drawing 2, as a cassette buffer 9, cassette buffer 9a for carrying in and cassette buffer 9b for taking out are 2. It is prepared in the train. And as the arrow in drawing shows, it is constituted so that the wafer cassette 8 which held the semiconductor wafer 7 which processes may be delivered to the cassette conveyance mechanism 15 through the wafer in-line mechanism 10 and the delivery mechanism 11 from cassette buffer 9a for carrying in a and the wafer cassette 8 which held the semiconductor wafer 7 which processing ended may be delivered to cassette buffer 9b for taking out through the delivery mechanism 11 from the cassette conveyance mechanism 15.

[0018] On the other hand, as shown also in drawing 3, the delivery mechanism 14 grade which delivers the wafer cassette 8 to the wafer processor 12 which performs predetermined processing at the semiconductor wafer 7, and the load unload mechanism 13 and this load unload mechanism 13 for carrying out the load unload of the semiconductor wafer 7 into this wafer processor 12 within an airtight container is prepared at the lower layer story 6.

[0019] And between the upper story 5 and the lower layer story 6, the cassette conveyance mechanism 15 is established so that between each mechanism mentioned above may be connected. That is, the conveyance driving gear which consists of drive-motor 18 grade which rotates the ball screw 17 and this ball screw 17 is formed so that the punching metal 4 arranged between the upper story 5 and the lower layer story 6 may be penetrated, the duct 16 may be formed and the wafer cassette 8 may be supported and moved up and down in this duct 16. Moreover, the filter 19 for dust removal is formed in the upper part of the cassette buffer 9 which adjoined the upper part of this duct 16, and this duct 16, and was formed, the wafer in-line mechanism 10, and the delivery mechanism 11, and the piping 20 for exhaust air is connected to the lower part of a duct 16. And by exhausting from the piping 20 for exhaust air, the downflow which defecated in the duct 16 used as the conveyance way of the wafer cassette 8 etc. is formed, and it is constituted so that all the conveyance ways of the wafer cassette 8 may serve as defecation atmosphere.

[0020] In the semiconductor fabrication machines and equipment of this example of the above-mentioned composition, the wafer cassette 8 which processes by the carrier robot etc. is laid in cassette buffer 9a for carrying in prepared in the upper story 5. Then, after this wafer cassette 8 is first conveyed by the wafer in-line mechanism 10 and is able to arrange the sense of the semiconductor wafer 7, it is delivered to the cassette conveyance mechanism 15 according to the delivery mechanism 11.

[0021] Then, the wafer cassette 8 is conveyed by the lower layer story 6 through the inside of a duct 16, and is delivered to the load unload mechanism 13 according to the delivery mechanism 14. After an appropriate time, according to the load unload mechanism 13, one semiconductor wafer 7 in the wafer cassette 8 is carried in at a time in the airtight container of the wafer processor 12, and predetermined processing is performed.

[0022] And the wafer cassette 8 which held the semiconductor wafer 7 which processing ended is conveyed in a procedure contrary to the above-mentioned procedure by cassette buffer 9b for taking out of the upper story 5, and is conveyed by the carrier robot etc. from here to the following process.

[0023] In addition, the above-mentioned load unload mechanism may be constituted so that it may be contained in a wafer processor, and it may be constituted so that two or more wafers can be processed simultaneously.

[0024] In addition, as shown in drawing 3, in this example, the ion-implantation processor is prepared as a wafer processor 12. This ion-implantation processor ionizes the predetermined gas supplied from the gas bottle held in the gas box 32 in the ion source 31 with the power by which it was impressed from the power supply 33 for the ion sources. And this ion is pulled out and the mass analysis magnet 34 and the adjustable slit 35 sort out, and an acceleration tube 36 and the quadrupole lens 37, Y scan plate 38, and X scan plate 39 perform acceleration, convergence, and a scan, and it is constituted so that the semiconductor wafer 7 arranged on a platen 40 as an ion beam may be scanned and irradiated. Moreover, the load unload mechanism 13 is 2 for the object for carrying in, and taking out. It consists of cassette elevator 44 grades which move up and down the wafer conveyance mechanism 43 which consists of a fork whose movement to the turntable and longitudinal direction which were constituted possible [the rotation prepared ahead of the load lock chamber 42 of **] was enabled, and the wafer cassette 8 laid in the upper part.

[0025] What processes as such a wafer processor 12 within [other than the ion-implantation processor mentioned above] airtight containers, such as for example, an etching processor, a CVD processor, and a spatter processor, can be used.

[0026] As explained above, according to this example, the lower layer story 6 of the clean room 1 which was not used effectively conventionally can be used effectively, and improvement in a space factor can be aimed at. Moreover, by cutting down the equipments installed in the upper story 5 of a clean room 1, reduction of the source of raising dust in the upper story 5 and the ingress opportunity of the worker at the time of a maintenance can be decreased, cleaner environment can be realized, adhesion of the dust to semiconductor wafer 7 grade can be prevented, and improvement in the yield can be

aimed at.

[0027]

[Effect of the Invention] As explained above, while according to the semiconductor fabrication machines and equipment of this invention being able to cut down an installation space compared with the former and being able to aim at improvement in a space factor, adhesion of the dust to a processed material can be prevented and improvement in the yield can be aimed at.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing showing the composition of the semiconductor fabrication machines and equipment of one example of this invention.

[Drawing 2] Drawing showing the composition of the upper story portion of the semiconductor fabrication machines and equipment of drawing 1.

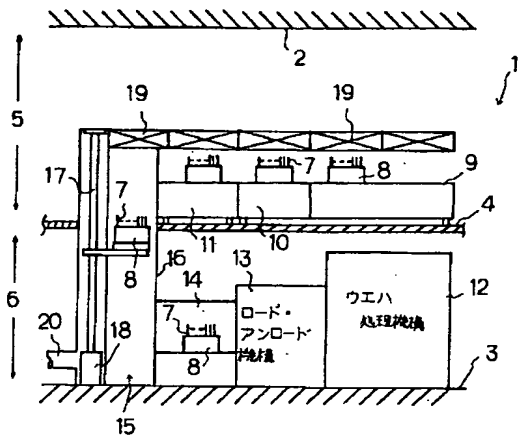
[Drawing 3] Drawing showing the composition of the lower layer story portion of the semiconductor fabrication machines and equipment of drawing 1.

[Description of Notations]

- 1 Clean Room
- 2 Ceiling
- 3 Floor
- 4 Punching Metal
- 5 The Upper Story
- 6 Lower Layer Story
- 7 Semiconductor Wafer
- 8 Wafer Cassette
- 9 Cassette Buffer
- 10 Wafer In-line Mechanism
- 11 Delivery Mechanism
- 12 Wafer Processor
- 13 Load Unload Mechanism
- 14 Delivery Mechanism
- 15 Cassette Conveyance Mechanism
- 16 Duct
- 17 Ball Screw
- 18 Drive Motor
- 19 Filter for Dust Removal
- 20 Piping for Exhaust Air

[Translation done.]

Drawing selection drawing 1



[Translation done.]